

高周波デバイス開発の特性評価技術に関する研究

【背景】 携帯情報端末の普及 → 情報量の増加 → 利用周波数の高周波化
4G(3.5GHz)から5G(29GHz)へ移行

デバイス開発期間の短縮のため、電磁界シミュレーションの実施が不可欠

【課題】 ・集中定数的な設計から分布定数的な設計に移行

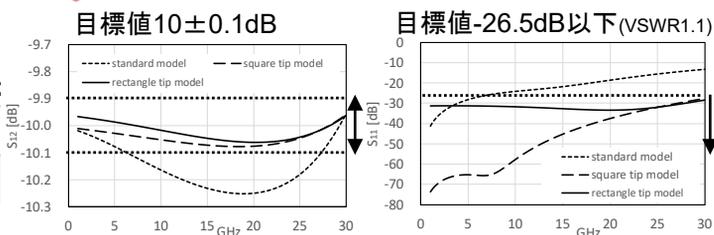
・シミュレーションによる事前の調査設計が必須

【目的】 高周波帯(~30GHz)において、表面実装されたチップのシミュレーションによるモデル化の指針を示すこと

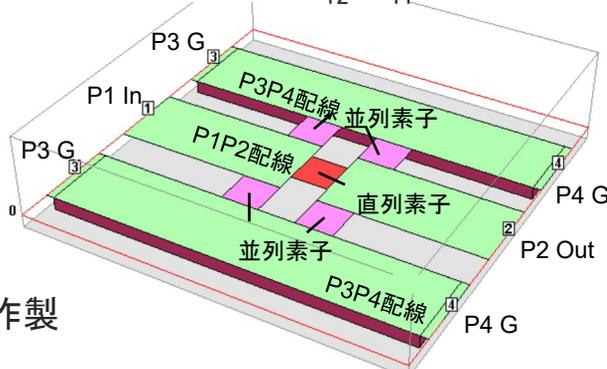
【実施内容】

○周波数特性シミュレーション結果

	S_{12}	S_{11}
In-Out間隔	2~3mm	2~4mm
In-Out線幅	1mm	1~1.4mm
Groun線幅	影響小	影響小
NiCr面積	0.4×0.4~ 0.5×0.5	0.5×0.5以下 より小さい
素子形状	長方形(In-Out方向短)	正方形 25GHz以下



周波数特性 S_{12} , S_{11}

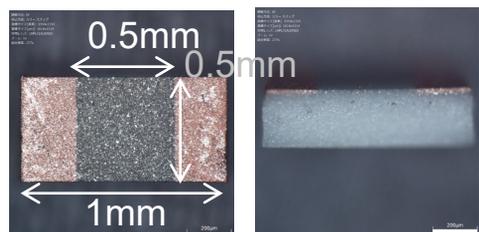


シミュレーションモデル

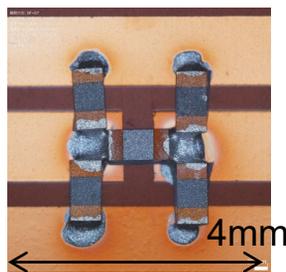
○試作特性評価

薄膜抵抗チップ部品(1×0.5×0.2mm)の作製

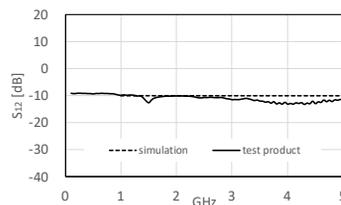
- ・NiCrスパッタ(面積0.5×0.5mm)
- ・Cu電極 ・アルミナ基板をブレイク



薄膜抵抗チップ部品(正面、横)



チップ部品を実装した
Cu配線ポリイミド基板



周波数特性 S_{12}

◆周波数特性シミュレーションよりNiCr面積、銅配線およびグランドとの短絡位置最適化の結果、 S_{12} 、 S_{11} の目標値を満足。設計指針を示せた。

◆NiCr薄膜抵抗5素子の10dBアッテネータを作製し、その周波数特性を10GHzまで評価できた。